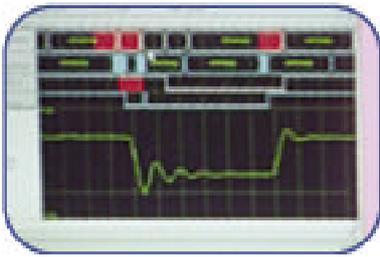
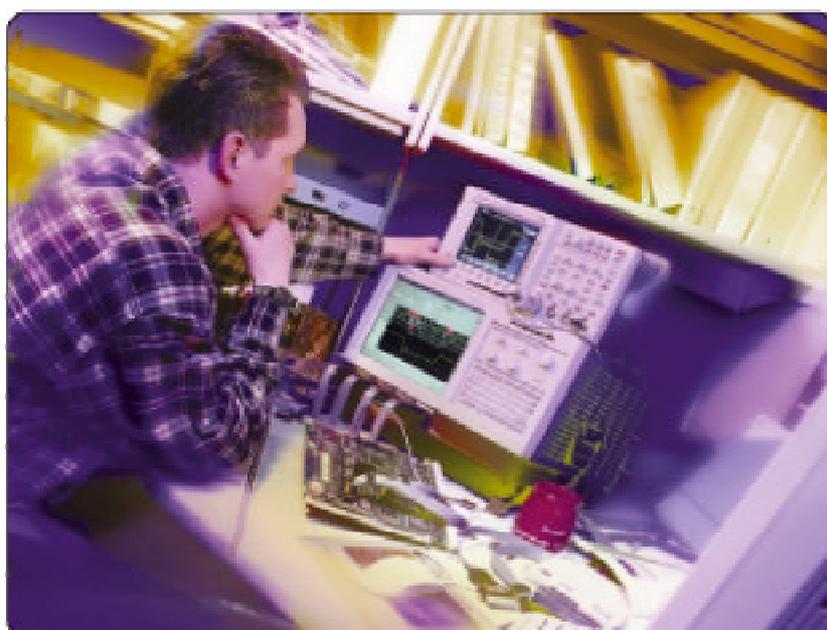


深入了解逻辑分析仪



深入了解逻辑分析仪



▶ 深入了解逻辑分析仪

▶ 目录

- ▶ 简介..... 2
 - 从这里开始..... 2
 - 数字示波器..... 2
 - 逻辑分析仪..... 3
- ▶ 逻辑分析仪的结构与操作..... 4
 - 探头..... 5
 - 设置(时钟模式和触发功能)..... 5
 - 时钟模式应用技巧..... 6
 - 触发功能..... 6
 - 捕获 :实时捕获存储器..... 7
 - 分析与显示..... 8
 - 同步捕获与状态分析..... 9
 - 状态与定时同步..... 10
- ▶ 处理器支持..... 11
- ▶ 总结..... 11
- ▶ 资源..... 11
 - 应用经验 :..... 11
 - 初级读物 :..... 12
 - 若需了解其他信息..... 12

深入了解逻辑分析仪

▶ 初级

► 简介

与许多电子检测与测量工具相同，逻辑分析仪是针对特定问题提供的解决方案。该工具能够帮助人们实施数字硬件故障检测，功能多样；同时，它还是设计数字电路的工程师必不可少的数字设计工具。

逻辑分析仪用于涉及大量信号或复杂的触发器要求的数字测量。本文档将使您了解什么是逻辑分析仪，它如何工作。

在逻辑分析仪简介部分中，我们首先关注数字示波器以及逻辑分析仪测量结果评估，随后学习简单逻辑分析仪的构造；拥有上述基础知识后，您将了解逻辑分析仪的重要功能以及针对特定应用时，分析仪为什么成为一种主要选择。

开端

随着最初的商用微处理器的面市，逻辑分析仪开始了自己的发展过程。基于这些新型设备实施系统设计的工程师迅速发现，示波器已无法满足微处理器电路设计中调试操作所需的大量信号输入要求。

拥有多路输入信号的逻辑分析仪使问题迎刃而解。这些仪器的出现，大大提高了捕获速度和通道数量，且性能稳定，从而能够与迅速发展的数字技术保持同步。对于数字系统的发展而言，逻辑分析仪无疑是关键性的工具。

示波器与逻辑分析仪既有相似性，又存在差别。为了更好地了解这两种仪器如何服务于各自不同的应用，有必要对其不同的功能进行比较。



► 图1：Tektronix TDS7404 数字荧光粉示波器（DPO）

数字示波器

图1中显示的数字示波器是普通信号观察中使用的基本工具，该示波器拥有的高取样率（高达20GS/s）和带宽使它能够在一段时间里捕获大量数据点，提供信号转换（边沿）、瞬态事件以及小时间增量测量。

虽然能够与逻辑分析仪观察相同的数字信号，大多数示波器用户更关心模拟测量，比如信号上升、下降时间、峰值振幅以及边沿之间占用的时间等。

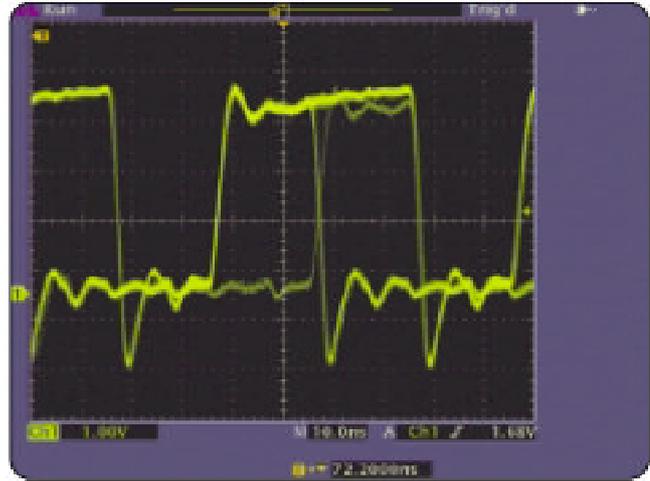
深入了解逻辑分析仪

▶ 初级

图 2 中的波形显示了示波器的功能。虽然波形取自一个数字电路，却显示出能够对该信号功能产生影响的所有模拟特征。在图中，示波器详细展示了暴露环、上沿过高、上沿频率响应下降以及其他周期出现的畸变现象。

利用光标和自动测量等示波器内置的工具，用户能够轻松地捕捉到可能对设计产生影响的信号完整性问题；另外，传播延迟以及设置与保持时间等时间测量功能为示波器所特有；当然，需使用能够提供详细模拟量记录的仪器进行观测的纯模拟信号确实大量存在，比如麦克风或数模转换器的输出信号。

示波器通常配有多达 4 个输入通道，然而如果需要同时测量 5 个数字信号或一个带有 32 位数据总线和 64 位地址总线的系统时，问题如何解决？此时就需要带有多个输入通道的测量工具——逻辑分析仪。



▶ 图 2 :

▶ 何时需要使用示波器？

如果您需要同时测量几个信号的“模拟”特性，那么使用数字示波器会是最有效的解决方案；当您需要了解特定信号的振幅、功率、电流强度、相位值或上升时间等边缘测量值时，示波器是正确的选择。

当您需要完成下列工作时，请先用数字示波器：

- ▶ 在检验模拟与数字设备过程中，检测信号完整性（比如上升时间、上升过高和闭环等）

- ▶ 同时检测多达 4 个信号的稳定性（比如抖动和抖动频谱等）
- ▶ 测量信号边缘与电压，以评估设置/保持、传播延迟等时间容限特性
- ▶ 检测低频瞬态干扰、瞬时脉冲、亚稳转换等瞬时故障
每次测量几个信号的振幅和时间参数

逻辑分析仪

逻辑分析仪与示波器功能不同，二者最显著的区别在于通道（输入）数量不同。典型的数字示波器带有最多达4个信号输入通道；而逻辑分析仪如图3所示，拥有34至136个通道不等。每个通道可输入一个数字信号，逻辑分析仪经适当调节后，同样能够完成上述任务。

逻辑分析仪以不同于示波器的方法对信号进行测量与分析，它并不测量模拟数据，而是对逻辑门限级别进行检测。在将逻辑分析仪接入数字电路中时，用户只关心信号的逻辑状态，如图4所示。

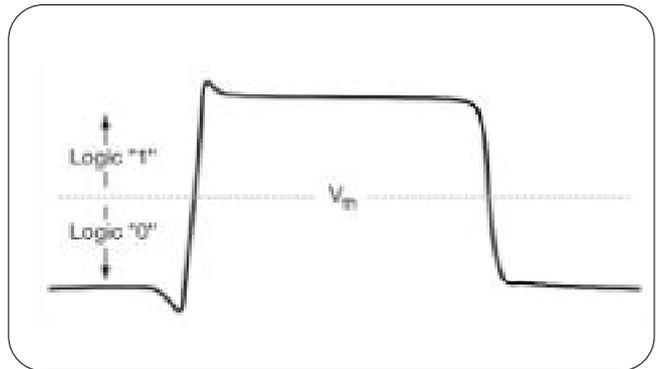
当输入大于门限电压 V_m ，则称电平为“高”或“1”；相反，低于 V_m 的电平则称为“低”或“0”。当逻辑分析仪针对输入信号取样时，它会根据信号相对于电压门限的高低，存储“1”或“0”值。

逻辑分析仪以时间为轴的波形显示与数据表或由模拟器生成的定时图相似。所有信号都与时间相关，从而可以观察到时间的设置与保持、脉冲宽度、外部或丢失的数据等。除了拥有多路通道以外，逻辑分析仪还具有支持数字设计检验与故障查找等重要功能，其中包括：

- 完善的触发功能，使用户能够就获取数据的条件进行设定
- 高密度探头及适配器，从而简化与待测系统(SUT)的连接
- 将所捕获数据转化为处理器指令并使之与源代码相关联的分析功能



► 图3：Tektronix TLA600系列逻辑分析仪



► 图4：由逻辑分析仪确定的与电平门限相关的逻辑值

深入了解逻辑分析仪

▶ 初级

▶ 何时需要使用逻辑分析仪？

逻辑分析仪是数字设计验证与调试过程中非常出色的工具，它能够检验数字电路是否正常工作，并帮助用户查找并排除发生的错误。它每次可捕获并显示多个信号，分析这些信号的时间关系；对于难以捕获的、间断性故障调试，某些逻辑分析仪可以检测低频瞬态干扰，以及是否违反设置-保持时限。在软硬件系统集成中，逻辑分析仪可以跟踪嵌入软件的执行情况，并分析程序执行的效率。

某些逻辑分析仪可将源代码与设计中的特定硬件活动相互关联。

当您需要完成下列工作时，请使用逻辑分析仪：

- ▶ 调试并检验数字系统的运行
- ▶ 同时跟踪并使多个数字信号相关联
- ▶ 检测并分析总线中违反时限的操作以及瞬变状态
- ▶ 跟踪嵌入软件的执行情况

逻辑分析仪的结构与操作

逻辑分析仪与数字信号相连,捕获数字信号并进行分析。

以下为使用逻辑分析仪的 4 个步骤：

1. 探头 (与待测系统SUT相连)
2. 设置(时钟模式和触发功能)
3. 捕获
4. 分析与显示

图5显示了一个简单的逻辑分析仪框图。每个框代表几个硬件与 / 或软件元件。框的数量与上述 4 个步骤相关。

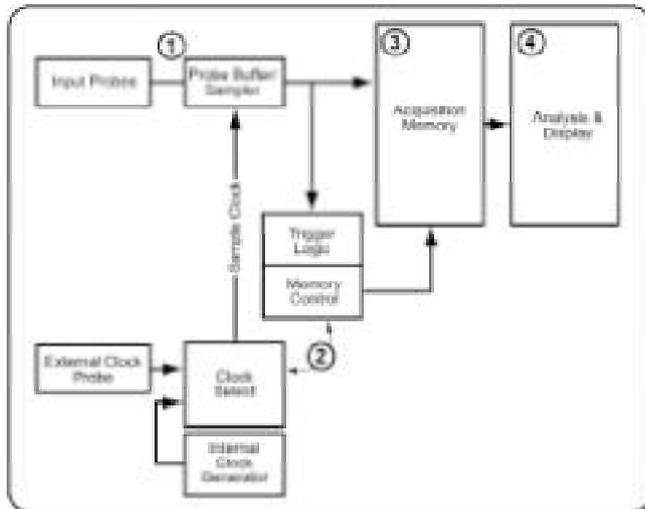
探头

逻辑分析仪可同时捕获的大量信号使之区别于示波器。分析仪捕获探头用于与待测系统 SUT 相连，探头利用内部比较仪将输入电压与门限电压相比较，并确定信号的逻辑状态 (1 或 0)。门限值由用户设定，范围从TTL 级别到 CMOS、ECL。

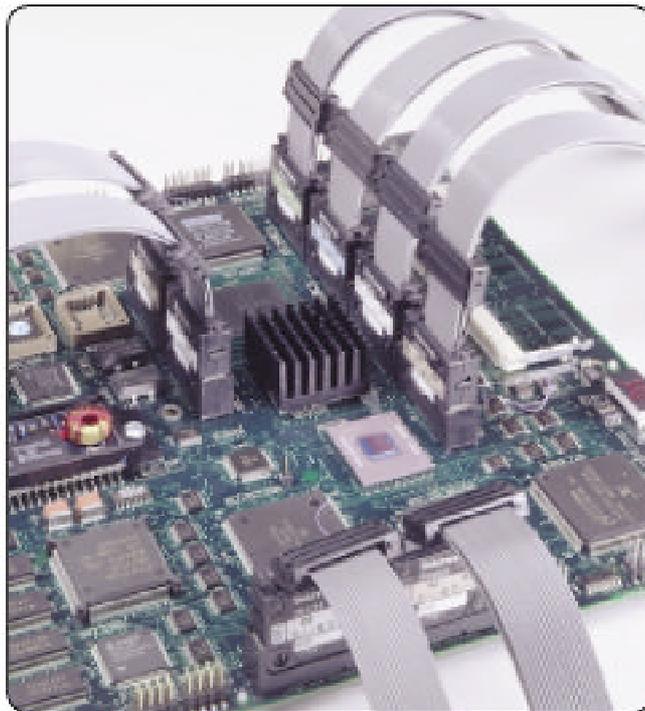
逻辑分析仪探头有多种物理形态，有用于点到点故障查找的“夹子状”，也有需在电路板上设置专用连接器高密度、多通道型探头，如图6所示。探头能够捕获高质量信号，并将对待测系统产生的影响降至最小。

逻辑分析仪探头能够完成下述功能：

- 提供高质量信号并传递给逻辑分析仪
- 对待测系统产生的电负荷最小
- 适合与电路板及设备以多种方式连接



► 图 5：简单逻辑分析仪框图



► 图 6：逻辑分析仪探头提供高密度信号，在维持物理连接的同时将信号传递给测量仪器

深入了解逻辑分析仪

► 初级

逻辑分析仪探头的阻抗（电容、电阻和感应系数）成为待测电路综合负荷的一部分，所有探头都具有加载特性，逻辑分析仪探头应将对 SUT 产生的负荷降至最小，并向分析仪提供精确的信号。

探头电容趋于“拉平”信号转化边缘，如图7所示。这种操作能够延缓转化边沿，如图7中“t_Δ”表示的部分，它的重要性在于稍后若越过电路逻辑门限的边沿越平缓，会更容易对SUT产生时限错误。随着时钟速率的增加，这个问题日益严重。在高速系统中，探头电容过高将可能导致SUT无法正常工作。因此，尽可能选择总电容量低的探头非常关键。

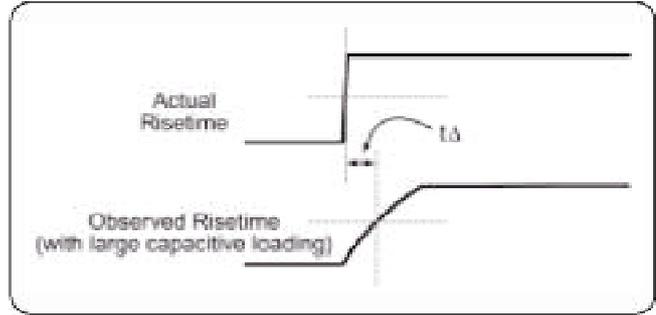
另一点需注意的是探头夹和导线束会增加所连接电路和电容负荷，因此应尽量使用补偿适配器。

设置(时钟模式和触发功能)

逻辑分析仪用于从多引线设备和总线中捕获数据。术语“捕获率”代表输入取样频率，与示波器中的时基意义相同。注意，在描述逻辑分析仪操作时，“取样”、“捕获”以及“获取”等术语常常可以互换。

数据捕获分为两类：

异步捕获获取信号的时间信息。在这个模式中，逻辑分析仪内部时钟用于数据取样，取样速度越快，测量分辨率越高。在目标设备与分析仪捕获的数据之间，没有固定的时间关系。当SUT信号间的时间关系成为主要考虑因素时，通常使用这种捕获模式。



► 图7：

同步捕获用于获取SUT“状态”。一个源自SUT的信号确定了取样点（何时、间隔多久一次）。用于为捕获确定时间的信号可以是系统时钟、总线控制信号或一个引发SUT改变状态的信号。数据在活动边缘取样，代表逻辑信号稳定时SUT所处的状态。当且仅当所选信号有效时，逻辑分析仪才能够完成取样操作。此时，不考虑两个时钟事件之间所发生的操作。

时钟模式应用技巧

捕获数据之前,逻辑分析仪的设置需遵循一些通用原则:

1. 时间设置 (异步数据捕获)

- 取样时钟频率对于确定捕获分辨率而言非常重要。任何测量时间精确度都是一个取样间隔与另一个由制造商指定的错误相加所得结果。比如,当取样时钟频率为 2ns,那么每隔 2ns 捕获存储器中都会存入新的取样数据;在这个取样时钟之后改变的数据不会被捕获,直至下一个取样时钟到来。由于无法确定在 2ns 期间数据何时发生改变,那么最终分辨率就是 2ns。

2. 捕获设置与保持时间:获取状态信息后,与任何其他同步设备一样,逻辑分析仪要求在取样时钟前后数据必须稳定,以确保所捕获数据的正确性。

3. 定制时钟:这是泰克逻辑分析仪独特之处。此功能用于配置分析仪,从而利用时钟或控制信号的结合,有选择性地捕获数据。与使用所谓总线复用,即利用一条总线完成地址与数据传输的SUT连接工作非常重要。

逻辑分析仪必须能够在总线中存在数据时,捕获并显示这些数据,这个过程被称为信号分解。为了达到这一目的,逻辑分析仪必须能够使用两个相互独立的系统时钟进行数据取样。其中一个取样时钟负责捕获地址信息,而另一个则捕获数据总线信息。

另一个方法是使用时钟信号的上升沿捕获地址登记处,而使用下降沿完成数据总线信息捕获。

那么,如何决定何时使用哪种捕获类型呢?这将由所捕获的数据决定。若需要捕获较长的连续性记录,应选择内部(异步)时钟。

另一方面,若需要与 SUT 中完全相同的信号,就应选择同步捕获模式。此时,在分析仪中列出的窗口中会连续显示 SUT 的连续状态,用于同步捕获的外部时钟信号可以是任何相关的信号。

触发功能

触发是使逻辑分析仪区别于示波器的另一项重要功能。示波器同样配有触发器,但对于二进制条件而言,其功能相对受限;相反,在逻辑分析仪中却能够对各种逻辑(布尔)条件进行求值,以决定何时触发。触发器的目的在于为分析仪选择捕获哪些数据,逻辑分析仪能够跟踪 SUT 逻辑状态,并在 SUT 中用户定义的事件发生后触发。

当论及逻辑分析仪时,对术语“事件”的理解非常重要。该术语有多种含义,可以是单独信号线中发生的有意或无意的简单转化。一个事件可以只是增加或启用有效等特定信号发生的瞬间,也可以是由穿过整个总线的一系列信号转化所产生的已定义逻辑条件。然而请注意,在所有情况中,事件都表现为信号由一个周期转化为下一个周期。

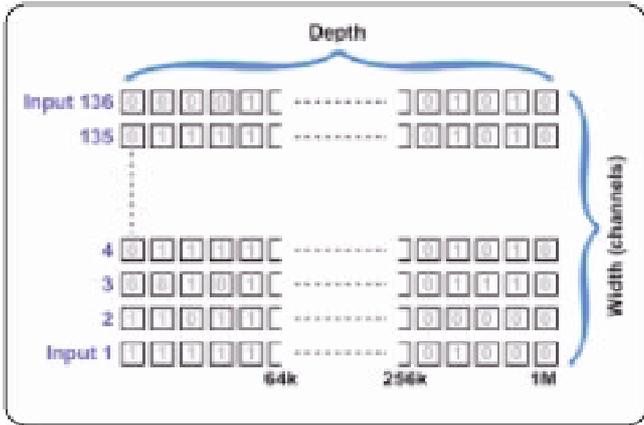
许多条件都可用于逻辑分析仪触发。例如,逻辑分析仪可以识别总线中一个指定的二进制值或计数器输出值。其他触发选择包括:

- 词:以二进制、十六进制等数制定义的特定逻辑模式
- 范围:在一个低值与高值之间发生的事件
- 计数器:由计数器跟踪、用户编程的事件数
- 信号:诸如系统复位等外部信号
- 瞬间脉冲:在捕获之间发生的脉冲
- 计时器:两个事件之间的时间或单独事件的持续时间,由计时器跟踪

由于能够使用上述所有触发器条件,用户可以利用大量状态故障查找方法,以及愈加明确的触发条件精确查找范围,从而捕捉到系统错误。

深入了解逻辑分析仪

► 初级



► 图8：逻辑分析仪利用多层式存储器保存捕获数据，并以最大深度支持每一次数字输入。

捕获：实时捕获存储器

逻辑分析仪探头、触发器和时钟系统均用于为实时捕获存储器传递数据。该存储器是测量仪的中心部件——来自 SUT 的所有取样数据的最终目的地，以及测量仪进行分析和显示的数据源。

逻辑分析仪拥有以测量仪取样速率存储数据的能力。该存储器可以想象为一个拥有宽度和深度的矩阵，如图8所示。

测量仪累积所有信号活动的记录，直到发生某个触发器事件或用户中止操作。结果就的捕获的数据——而实质上是一个显示于屏幕上的多通道波形，能够让用户看到所有捕获信号的相互作用，并具有极高的时间精确度。

选择逻辑分析仪时，存储器宽度与深度都是重要的因素。以下为决定通道数量和存储器深度的几个技巧：

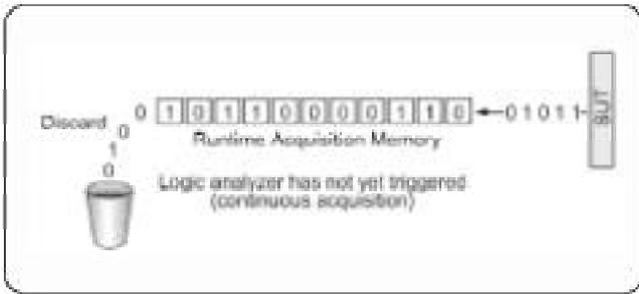
► 您需要对多少信号进行捕获与分析？

逻辑分析仪的通道数直接与需捕获的信号数相对应。数字系统总线具有各自不同的宽度，且常常在监控整个总线的同时需要检测其他信号（时钟、启用等）。应确保考虑到需同时捕获的所有信号和总线。

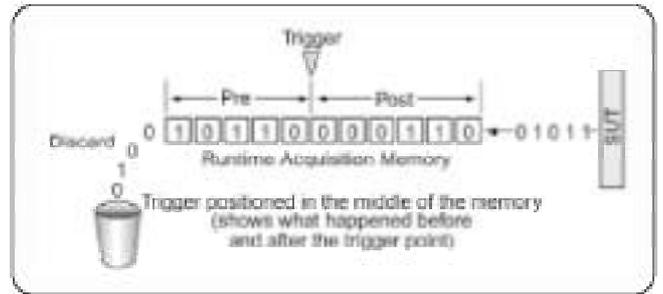
► 捕获操作将持续多长时间？

这一点决定了逻辑分析仪存储器的深度要求，而对于异步捕获而言，尤其重要。对于一个给定的存储容量，当取样速率增加时，总捕获时间将相应减少。例如，当取样速率为 1ms 时，存储于 1M 存储空间中的数据需花费 1 秒时间；而若捕获时钟周期变为 10ns，则同样 1M 空间中的数据仅需 10ms 的时间。

捕获取样时间越长，发生错误和引发错误的故障的几率越大（详见下文的解释）。当论及存储容量时，无法过高要求。



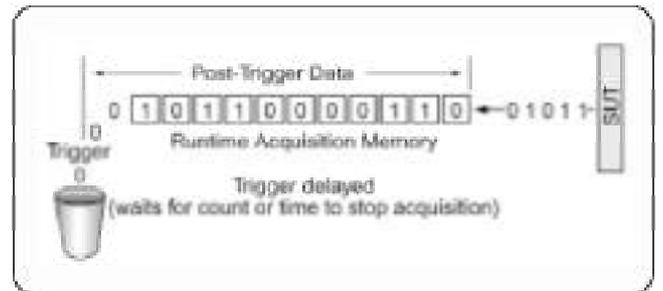
► 图9：逻辑分析仪根据先入先出原则捕获并丢弃数据，直到触发器事件发生



► 图10：捕获触发器周围的数据：触发器左侧的数据为“触发前数据”，而右侧数据则是“触发后数据”。触发器可置于存储器0%到100%的任何位置。

逻辑分析仪持续取样，填充实时捕获存储器，并根据先入先出的原则丢弃溢出的数据，如图9所示，因而会有连续不断的实时数据流通过存储器；当触发事件发生时，“停止”过程启动，而原有数据则保留在存储器中。

触发器在存储器中的位置非常灵活，用户可以获知并检查之前、之后及周围发生的事件。这是一个十分有用的排错功能。如果由于一个故障现象(通常为某种错误)触发，用户可以设置逻辑分析仪存储触发器之前的数据(触发前数据)，并捕捉引发故障的错误；也可以设置分析仪存储触发后的特定量数据(触发后数据)，以查看该错误将导致何种结果。还可以使用其他与触发器位置相结合的条件，见图10和图11。



► 图11：捕获触发后特定时间或周期后的数据。

在探头、时钟以及触发器设置完成后，就可以使用逻辑分析仪了。结果将得到一个实时捕获存储器，其中满载可以不同方式分析SUT操作的数据。

深入了解逻辑分析仪

▶ 初级

分析与显示

存储于实时捕获存储器中的数据可用于各种显示和分析模式。一旦数据在系统中存储，它就能够以各种不同的格式查看，如时间波形、与源代码相关的指令记忆等。

波形显示是一种多通道细节查看方法，使用户能够了解所有捕获数据的时间关系，与示波器显示非常相似。图 12 是一个简化的波形显示图，图中增加了取样时钟时标，以显示取样点。

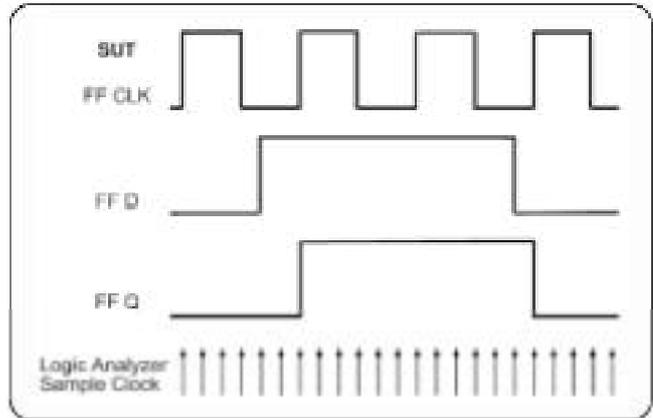
波形显示通常用于时间分析，在下列情况下使用比较理想：

- ▶ 诊断 SUT 中存在的时间问题
- ▶ 将记录结果与模拟器输出或数据表定时图比对，以验证硬件操作正确与否
- ▶ 测量硬件时间相关特性：
 - 竞态条件
 - 传播延迟
 - 是否出现脉冲
- ▶ 分析低频干扰

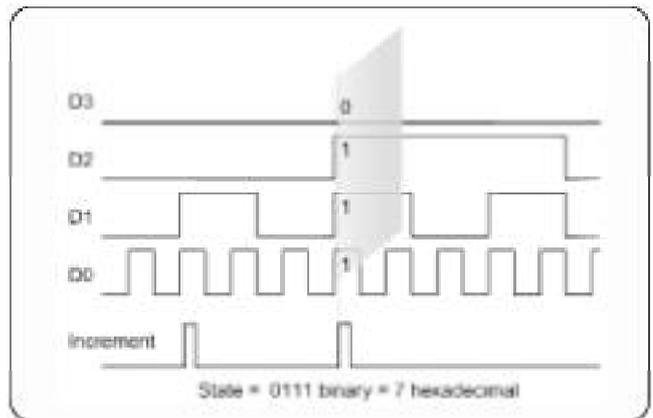
下列各图以用户可选的字母数字形式提供了状态信息。显示列表中的数据取值由整个总线中捕获的取样数据决定，且能够表示为十六进制或其他格式。

想象一下，如果从总线的所有波形中取出垂直“切片”，如图 13 所示，穿过 4 位总线的切片代表一个保存在实时捕获存储器中的取样数据；阴影片中的数字则是逻辑分析仪即将显示的数字，通常为十六进制。

提供列表的目的在于显示 SUT 状态。图 14 中的列表正是 SUT 方看到的数据信息流。



▶ 图 12：逻辑分析仪波形显示（简化）



▶ 图 13：当外部时钟信号激活捕获操作时，状态捕获结果显示一个穿过总线的数据“切片”。

Sample	Counter	Counter	Timestamp
0	0111	7	0 ps
1	1111	F	114.000 ns
2	0000	0	228.000 ns
3	1000	8	342.000 ns
4	0100	4	457.000 ns
5	1100	C	570.500 ns
6	0010	2	685.000 ns
7	1010	A	799.000 ns

▶ 图 14：显示列表。

状态数据可以几种不同格式显示。实时指令跟踪将每条总线的处理分解，精确决定哪条指令通过总线解读，并显示适当的指令记忆以及相应地址。图15显示了一个实时指令跟踪显示实例。

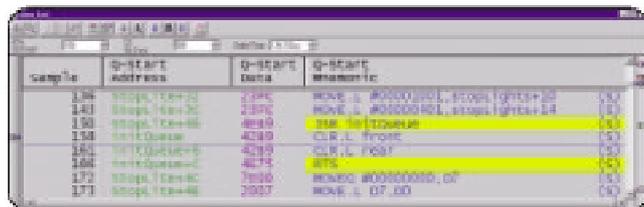
逻辑分析仪具有的另一种显示方式，源代码调试显示能够将源代码与指令跟踪历史记录相关联，从而提高用户调试效率。指令执行时，用户能够立即看到实际过程。图16显示了与图15中实时指令跟踪相关的源代码。

同步捕获与状态分析

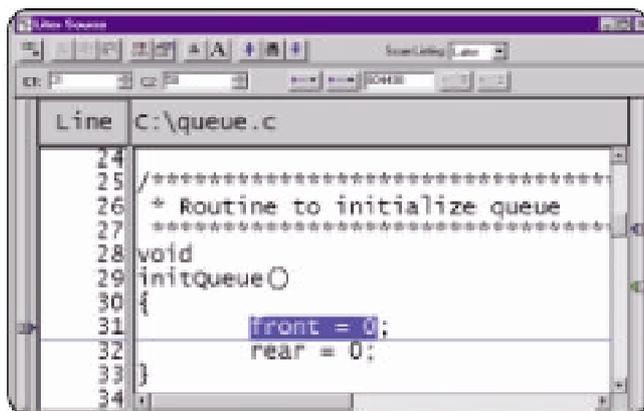
同步捕获为状态分析提供基础，适用于调试状态机器中数据流程或嵌入式软件故障，并可解决软件集成过程中所发生问题。利用处理器特定的支持软件，状态分析数据能够以记忆格式显示，从而使 SUT 软件故障的调试得到简化。拥有以上知识后，就可以处理更低级状态显示（如十六进制显示）或定时图显示，查找故障根源。

状态分析应用包括：

- 参与与界限分析（比如设置与保持值）
- 检测是否违反设置与保持定时规则
- 软 / 硬件集成与调试
- 状态机器调试
- 系统优化
- 通过完整设计实施数据跟踪



► 图 15：实时指令跟踪



► 图 16：源代码显示。显示图中第31行与图15中指令跟踪显示的158 取样数据相关联

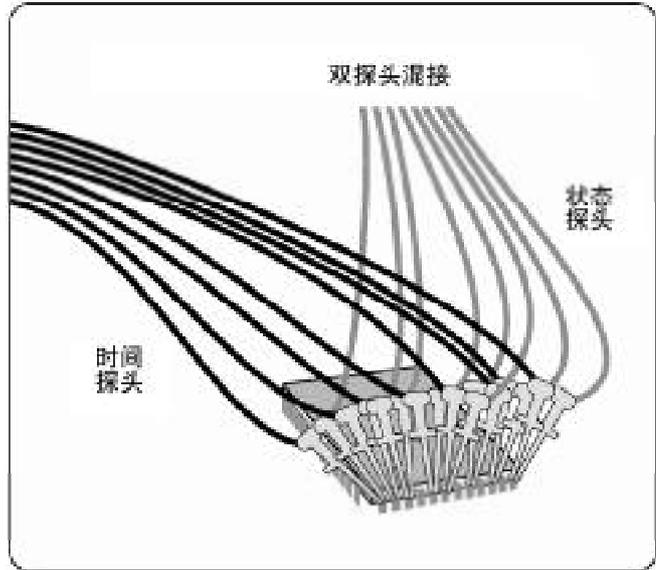
深入了解逻辑分析仪

► 初级

状态与定时同步

在软硬件调试(系统集成)过程中,了解相关的状态与定时信息非常有益。最初,检测到的故障可能是一个由违反设置与保持规则等问题引发的总线非法状态,如果逻辑分析仪无法同时捕获定时和状态数据,故障相互隔离将使问题的解决变得更加困难和费时。列表窗口中显示的数据无法提供足够详细的信息,以确定引发问题的定时原因;捕获与非法状态相关的定时信息能够提供有助于最终解决问题的数据,此时通常使用单独的时间探头。

一些逻辑分析仪使用带有单独时间探头的独立捕获硬件实施时间与状态捕获。这种测量仪器要求向 SUT 同时插入两种探头,如图 17 所示;其中一个探头连接 SUT 时间模块,而另一个则连接同一个测量点的状态模块,这种连接方式称为“双探头连接”,它能够减弱信号的阻抗环境。同时使用两根探头能够减少信号负荷,降低 SUT 上升及下降时间、振幅以及噪声性能。注意,图 17 仅提供了简化的示意连接图。在实际测量中,可以会使用 4 条、8 条或更多的多线缆连接。

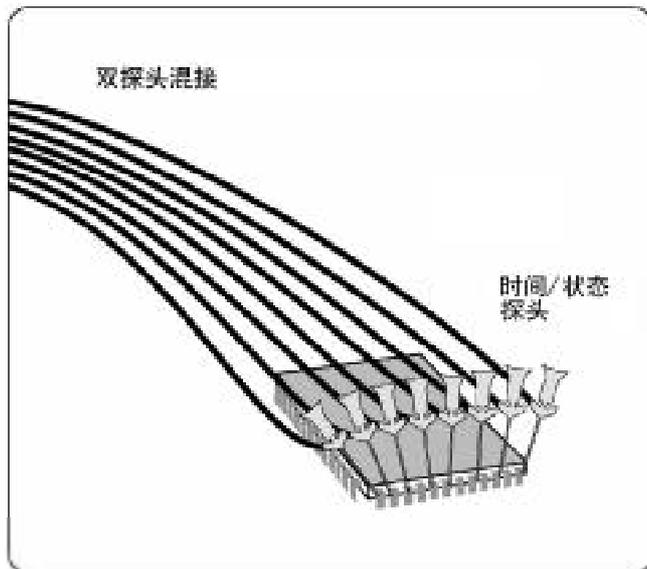


► 图 17：双探头连接需要在每个测量点上插入两根探头,从而降低了测量质量

TLA家族中的泰克逻辑分析仪则要求利用同一根探头同时捕获时间与状态数据，如图18所示。使用一个连接、一种设置的一次捕获操作同时提供时间与状态信息，从而简化了探头的机械连接，降低了故障发生几率。同时捕获状态与时间数据是一种更优的数字系统故障查找方法。

其双存储器结构是实现这种功能的关键之处，将每个高时钟速率捕获的时间数据存储于高速存储器中，而同时将200MHz状态数据或250MHz时间数据存储于主实时捕获存储器中。上述功能即所谓的MagniVu(tm)捕获技术，在泰克简明技术手册中提供详细说明。

拥有同时捕获时间与状态数据的功能后，逻辑分析仪就能够捕获支持时间与状态分析所需的全部信息。捕获过程没有第2步骤，从而降低了双探头系统中的故障和机械损坏发生几率。信号探头对待测电路的影响也得到了减少，从而确保测量更加精确并减少对电路运行产生影响。



▶ 图 18:

深入了解逻辑分析仪

► 初级

► 处理器支持

逻辑分析仪广泛应用于嵌入式系统设计调试与验证。为了提高效率，必须正确配置，从而确保在合适的时间捕获正确的信息，检测所有必要的总线以及控制信号，并以有意义的方式分解处理器实时指令的执行情况。

相应的解决方案正是处理器支持软件。通常，这些产品中会包括二进制数据转换软件，负责将系统实际数据形式转换为用户友好的格式。该软件使用户能够以原始状态（二进制、十六进制等）查看相关信息、处理器指令记忆以及与源代码相关的实时软件执行结果。

支持软件包括下列组件：

1. 用于简化与处理器间连接的机械适配器
2. 自动命名并配置逻辑分析仪输入通道，从而与处理器中名称相对应的设置软件
3. 配置时钟设置，确保分析仪能够从处理器中捕获正确信息的设置软件
4. 以指令记忆方式显示已捕获信息，并将其与设计器源代码相关联的分解软件。

结论

本文档介绍了数字系统验证与调试的基本工具。现代数字设计工程面临着迅速将新产品推向市场的巨大压力。泰克 TLA 家族测量仪器则为整体设计团队带来了突破性的解决方案，提供了迅速控制、监控、捕获与分析实时系统运行，进而获得调试、检验、优化并验证数字系统的能力，使问题迎刃而解。



▶ 图 19:

深入了解逻辑分析仪

▶ 初级

▶ 资源

以下为有关逻辑分析仪的进一步资料：

应用经验：

- ▶ 使用深度存储器查找难以捕获的故障
- ▶ 应功能性验证需要产生的实时模式生成
- ▶ 逻辑分析仪时间精确度的重要性

初级读物：

- ▶ 逻辑分析仪简介：一种硬件调试工具
- ▶ 关于示波器
- ▶ 探头基本知识

若需了解其他信息

包括产品说明，请访问下列站点：

- ▶ www.tektronix.com/logic_analyzers
- ▶ www.tektronix.com/scopes

泰克电子(中国)有限公司
北京市海淀区花园路4号
通恒大厦1楼101室
邮编：100088
电话：(86 10) 6235 1210/1230
(86 10) 6235 1186
传真：(86 10) 6235 1236

泰克上海办事处
上海市静安区延安中路841号
东方海外大厦18楼
邮编：200040
电话：(86 21) 6289 6908
传真：(86 21) 6289 7267

泰克广州办事处
广东省广州市环市东路403号
广州国际电子大厦2107室
邮编：510095
电话：(86 20) 8732 2008
传真：(86 20) 8732 2108

泰克深圳办事处
深圳市深南东路5002号
信兴广场地王商业中心43楼02室
邮编：518008
电话：(07 55) 246 3087
传真：(07 55) 246 1539

泰克成都办事处
四川省成都市一环路
南二段磨子桥天歌大厦411/413室
邮编：610041
电话：(86 28) 544 6770
传真：(86 28) 543 4631

泰克西安办事处
西安市东大街西安凯悦(阿房宫)
饭店322室
邮编：710001
电话：(86 29) 723 1234 - 8345
(86 29) 723 1794
传真：(86 29) 721 8549

泰克武汉办事处
武汉市武昌区民主路788号
白玫瑰大酒店924室
邮编：430071
电话：(86 27) 8781 2831
(86 27) 8789 3366-1924
(86 27) 8731 8969
传真：(86 27) 8730 5230

泰克香港办事处
香港铜锣湾希慎道33号
利园花园3501室
电话：(852) 2585 6688
传真：(852) 2598 6260



Copyright © 2001, Tektronix, Inc. All rights reserved. Tektronix products are covered by U.S. and foreign patents, issued and pending. Information in this publication supersedes that in all previously published material. Specification and price change privileges reserved. TEKTRONIX and TEK are registered trademarks of Tektronix, Inc. All other trade names referenced are the service marks, trademarks or registered trademarks of their respective companies. 05/01 TD/PP 52W-14266-0

Tektronix
Enabling Innovation